



# SoCFPAGボードでAI画像認識検出を高速化

## 背景

- 様々な組み込みシーンで広くAIが活用
- 組み込み市場では、運用コストやセキュリティ、リアルタイム性などの問題から、エッジ（端末側）で単独処理できる「**エッジAI**」の可能性に期待

## 課題

- 処理を実現できるハードウェアの確保
- アルゴリズムの完全な組み込み
- プログラムの高速化・最適化
- 低消費電力

## 研究内容

エッジ端末へのAI実装の実現に向けて、様々な目的に最適なAIを設計、提案

- 組み込みAIという観点よりARMのCPUとFPGA回路を集積した**SoCFPGA**を採用
- 重い処理を選定しアクセラレーター（FPGA）化
- 処理速度を上げるための並列化やメモリアクセスの最適化
- FPGAを高速かつ有効に利用するためのアルゴリズムの変更

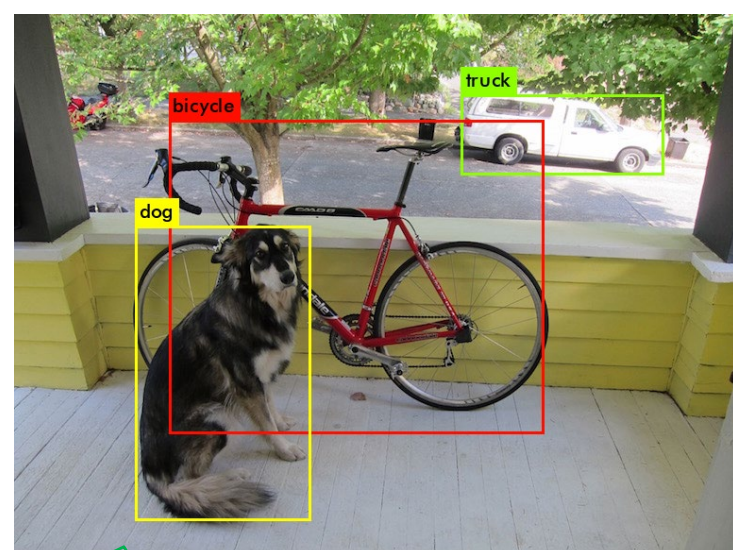
アルゴリズムの  
解析と重い処理  
の選定

アクセラレータ  
開発

SoC FPGAに  
実装

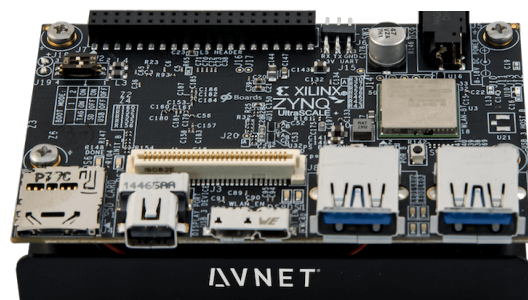
アルゴリズムの  
最適化

## YOLOv3（物体認識及び検出のAIアルゴリズム）をUltra96に実装

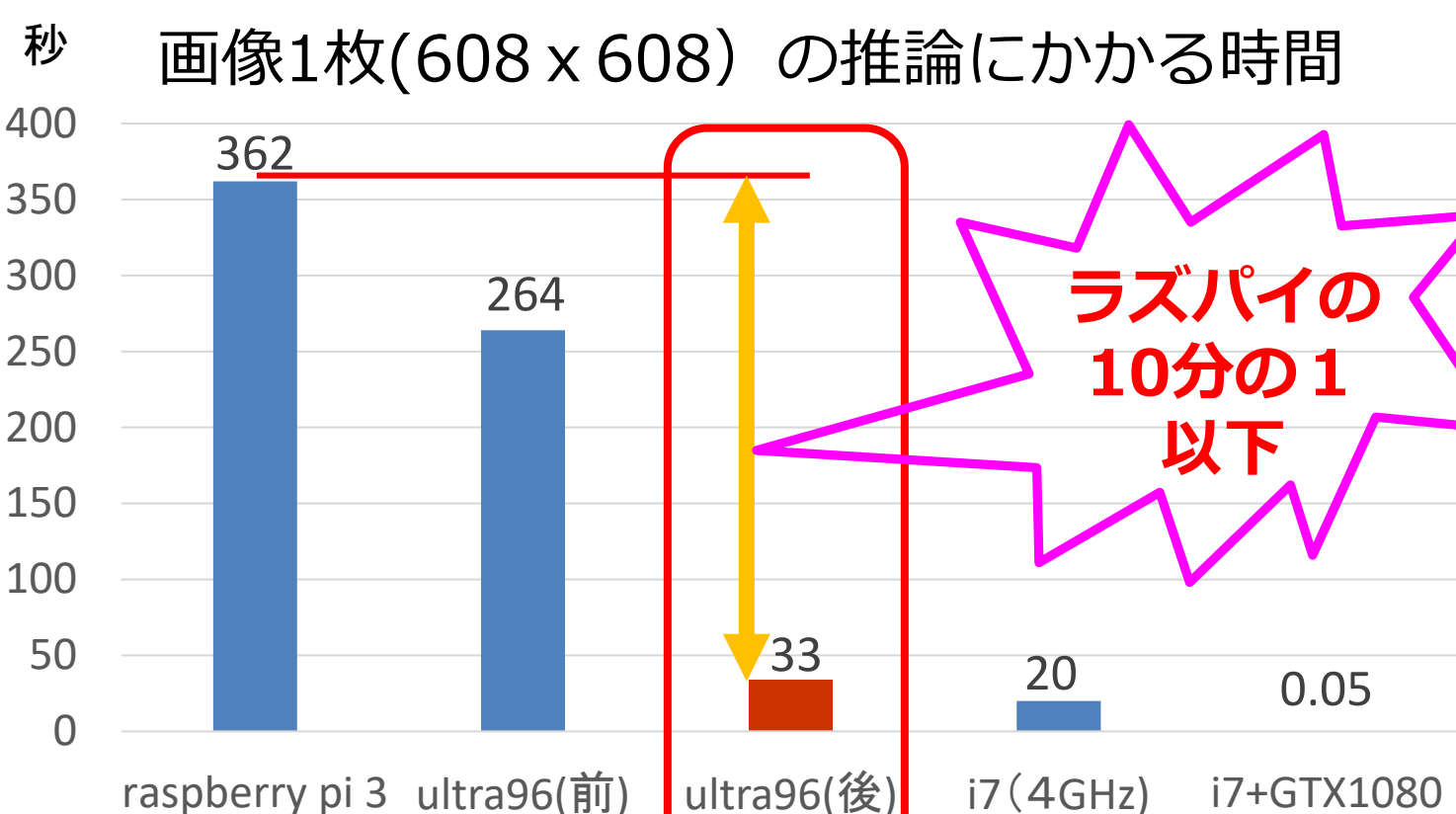


位置と種別を正しく識別・検出

**SoCFPGA**



**Ultra96**



消費電力(W)

|                |            |
|----------------|------------|
| Raspberry pi   | 3～6        |
| i7             | 100～150    |
| i7+GTX1080     | 250～300    |
| <b>ultra96</b> | <b>5～6</b> |